

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平10-80194

(43)公開日 平成10年(1998)3月24日

(51)Int.Cl.<sup>6</sup>

H 0 2 P 8/12

識別記号

庁内整理番号

F I

H 0 2 P 8/00

技術表示箇所

F

B

審査請求 未請求 請求項の数6 F D (全 11 頁)

(21)出願番号 特願平8-252451

(22)出願日 平成8年(1996)9月3日

(71)出願人 000002037

新電元工業株式会社

東京都千代田区大手町2丁目2番1号

(72)発明者 堀口 健治

埼玉県飯能市南町10番13号 新電元工業株式会社飯能工場内

(72)発明者 西 智昭

埼玉県飯能市南町10番13号 新電元工業株式会社飯能工場内

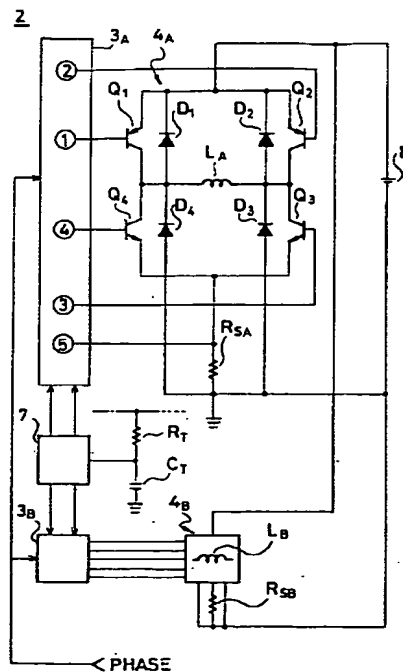
(74)代理人 弁理士 石島 茂男 (外1名)

(54)【発明の名称】 誘導性負荷の同期駆動方法、及びHブリッジ回路の同期制御装置

(57)【要約】

【課題】 回生電流と転流電流とを組合せて誘導性負荷に流すスイッチング電流を最適にする技術を提供する。

【解決手段】 Hブリッジ回路4<sub>A</sub>、4<sub>B</sub>によって誘導性負荷L<sub>A</sub>、L<sub>B</sub>にスイッチング電流を流す際、制御回路3<sub>A</sub>、3<sub>B</sub>とタイミング信号発生器7によって、所定周波数の駆動周期に従って電流供給動作を開始させて誘導性負荷L<sub>A</sub>、L<sub>B</sub>に流す電流を増加させる。その電流を減少させる際には、電源回生期間の間は電源回生動作を行わせ、転流期間の間は転流動作を行わせる。電源回生動作と転流動作とのバランスが良くなり、リップルの少ないスイッチング電流で高周波駆動を行うことが可能となる。また、スイッチング電流レベルを下げる際には電源回生動作が長く行われるので、所望レベルまで素早く低下させることが可能となる。



(2)

特開平10-80194

## 【特許請求の範囲】

【請求項1】 四個の半導体スイッチング素子と、前記各半導体スイッチング素子にそれぞれ逆並列接続されたフライホイールダイオードとで誘導性負荷に順逆双方向に電流を流せるように構成されたHブリッジ回路を用い、

前記各半導体スイッチング素子のうちの二個を導通状態にして電源から前記誘導性負荷に電流を供給する電流供給動作と、

前記半導体スイッチング素子のうちの一個を導通状態にし、前記誘導性負荷に蓄積されたエネルギーによってその導通状態にある半導体スイッチング素子と一個のフライホイールダイオードとで形成される閉電流経路に電流を流す転流動作と、

前記半導体スイッチング素子の四個全てを遮断状態にし、前記誘導性負荷に蓄積されたエネルギーによって二個のフライホイールダイオードに電流を流す電源回生動作とのいずれか一種の動作を行い、前記誘導性負荷に流れる電流を制御する誘導性負荷駆動方法であって、所定周波数の駆動周期を作成し、該駆動周期の開始により前記電流供給動作を行い、該電流供給動作中に前記誘導性負荷に流れる電流が所定値以上になると電流供給動作を終了し、前記誘導性負荷に蓄積されたエネルギーを開放させる際、

前記駆動周期の開始から所定期間を電源回生期間とし、前記電源回生期間の終了から前記駆動周期の終了までを転流期間としたときに、前記電源回生期間では前記電源回生動作を行い、前記転流期間では前記転流動作を行うようにしたことを特徴とする誘導性負荷駆動方法。

【請求項2】 前記Hブリッジ回路を二回路以上駆動する請求項1記載の誘導性負荷駆動方法であって、前記各Hブリッジ回路を同じ駆動周期で動作させることを特徴とする誘導性負荷駆動方法。

【請求項3】 前記電源回生期間の開始から所定期間を強制導通期間とし、該強制導通期間内では、前記誘導性負荷に流れる電流の大きさに拘わらず、前記電流供給動作を継続することを特徴とする請求項1又は請求項2のいずれか1項記載の誘導性負荷駆動方法。

【請求項4】 四個の半導体スイッチング素子と、前記各半導体スイッチング素子にそれぞれ逆並列接続されたフライホイールダイオードとを有し、誘導性負荷を接続してHブリッジ回路を構成したときに、前記誘導性負荷に順逆双方向に電流を流せるように構成された誘導性負荷駆動装置において、

前記各半導体スイッチング素子のうちの二個を導通状態にして電源から前記誘導性負荷に電流を供給する電流供給動作と、

前記半導体スイッチング素子のうちの一個を導通状態にし、前記誘導性負荷に蓄積されたエネルギーによってその導通状態にある半導体スイッチング素子と一個のフ

ライホイールダイオードとで形成される閉電流経路に電流を流す転流動作と、

前記半導体スイッチング素子の四個全てを遮断状態にし、前記誘導性負荷に蓄積されたエネルギーによって二個のフライホイールダイオードに電流を流す電源回生動作とのいずれか一種の動作を前記Hブリッジ回路に行わせ、前記誘導性負荷に流れる電流を制御する制御回路と、

所定周波数の駆動周期を作成するタイミング信号発生回路とを有し、

前記制御回路は、前記駆動周期の開始により前記電流供給動作を行わせ、該電流供給動作中に前記誘導性負荷に流れる電流が所定値以上になると電流供給動作を終了させ、前記誘導性負荷に蓄積されたエネルギーを開放させる際、

前記駆動周期の開始から所定期間を電源回生期間とし、前記電源回生期間の終了から前記駆動周期の終了までを転流期間としたときに、前記電源回生期間では前記電源回生動作を行わせ、前記転流期間では前記転流動作を行わせるように構成されたことを特徴とする誘導性負荷駆動装置。

【請求項5】 前記制御回路を複数有し、Hブリッジ回路を二回路以上駆動する請求項4記載の誘導性負荷駆動装置であって、前記各制御回路は同じ駆動周期で動作するように構成されたことを特徴とする誘導性負荷駆動装置。

【請求項6】 前記制御回路は、前記電源回生期間初期の所定期間を強制導通期間とし、該強制導通期間内では、前記誘導性負荷に流れる電流の大きさに拘わらず、前記電流供給動作を継続させるように構成されたことを特徴とする請求項5又は請求項6のいずれか1項記載の誘導性負荷駆動装置。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は半導体スイッチング素子を用いて誘導性負荷を駆動する技術にかかり、特に、Hブリッジを構成して誘導性負荷を駆動する誘導性負荷駆動方法、及びその方法を実現する誘導性負荷駆動装置に関する。

【0002】

【従来の技術】一般に、ステッピングモーターは、回転可能な可動磁石から成るローターを有しており、その周囲に電磁石から成る駆動コイルが複数個配置されて構成されている。それら駆動コイルを選択し、所定の大きさの電流をパルス状に流すことで、ローターの位置や回転数をオープンループで制御できるため、近年では便利なモーターとして広く用いられている。

【0003】一般に、ステッピングモーターは、誘導性の負荷であり、そのような負荷を駆動する方法には、一定の方向に電流を流すユニポーラ駆動方法や、正逆い

(3)

特開平10-80194

れの向きにも電流を流せるバイポーラ駆動方式が広く使用されている。いずれの駆動方式でもその誘導性負荷に一定の大きさのスイッチング電流を流すために、電源から供給した電流が所定値以上になったときに、半導体スイッチング素子に逆並列接続したフライホイールダイオードに電流を流し、誘導性負荷に蓄積されたエネルギーを開放させることで、その誘導性負荷に流れる電流を減衰させている。

【0004】そのような誘導性負荷駆動方法の一例を図5に示す。図5の符号102は、従来技術の誘導性負荷駆動装置であり、ステッピングモータ内の誘導性負荷131と、4つのトランジスタ111～114とでHブリッジ回路が構成されている。上側のトランジスタ111、112は電源132に接続され、下側のトランジスタ114、113は、電流検出抵抗133を介してグラウンド電位に接続されている。

【0005】上側のトランジスタ111、112には、フライホイールダイオード121、122がそれぞれ逆並列接続されており、下側のトランジスタ113、114と電流検出抵抗133の間には、同様にフライホイールダイオード123、124がそれぞれ逆並列接続されている。

【0006】各トランジスタ111～114のベース端子は制御回路134に接続され、該制御回路134によって動作が制御されるように構成されており、いま、トランジスタ111、113が導通し、トランジスタ112、114が遮断しているものとする。この状態では、電源132から誘導性負荷131に符号141で示す方向に供給電流が供給される。

【0007】その供給電流141が電流検出抵抗133に流れ、電流検出抵抗133に生じた電圧が、基準電圧136よりも大きくなったときに、コンパレータ135の出力は反転し、制御回路134はその出力反転を検出して供給電流141を停止させ、誘導性負荷131に流れる電流を減衰させる。そして、所定時間の経過の後、再び誘導性負荷131に対し、電源132から供給電流141を流し、コンパレータ135に反転によって供給電流141を停止させる。このような動作を繰り返すことで、誘導性負荷131に流れるスイッチング電流が所定レベルを維持できるようにしている。

【0008】制御回路134が電源132からの供給電流141を停止させ、誘導性負荷131に流れる電流を減衰させる際には、二種類の方法がある。

【0009】一つは、トランジスタ111～114の全てを遮断状態にする方法であり、このときは誘導性負荷131に生じる起電力によって、フライホイールダイオード124、122が順バイアスされ、図6(a)の符号142で示す回生電流が流される。この回生電流142が流れることにより、電源132(の出力コンデンサ)が充電され、誘導性負荷131に流れる電流が減衰する。

この場合は誘導性負荷131に蓄積されていたエネルギーを有効活用することができる。

【0010】他の一つは、トランジスタ111、113のうちの一方を遮断させる方法であり、いま、供給電流141が流れている状態から、トランジスタ113を導通したままにし、トランジスタ111を遮断させると、誘導性負荷131の逆起電力によってフライホイールダイオード124が順バイアスされ、図6(b)の符号143で示す転流電流が流される。この転流電流143によってフライホイールダイオード124やトランジスタ113が発熱することで、誘導性負荷131に蓄積されていたエネルギーが消費され、電流が減衰する。この場合は誘導性負荷131に蓄積されていたエネルギーを活用することはできない。

【0011】これら回生電流142と転流電流143を比較した場合、誘導性負荷131に流れる電流をスイッチングする際には、回生電流142によれば、誘導性負荷131に流れる電流を素早く減衰させることができ、転流電流143によれば、ゆっくり減衰させることができる。

【0012】しかしながらいずれか一方の方法で誘導性負荷131に蓄積されたエネルギーを開放しようとした場合には、回生電流142では減衰が速すぎるため、誘導性負荷131に流れるスイッチング電流のリプルが大きすぎるという欠点がある。他方、転流電流143では減衰が緩やかすぎるため、誘導性負荷131に流すスイッチング電流レベルを変化させる際の追従性が悪いという欠点がある。

【0013】また、2相ステッピングモーターのように、上述したような誘導性負荷131が複数ある場合にスイッチング電流によって駆動しようとする、各誘導性負荷に流れる電流を制御する周波数が近接した場合には、ビートが発生し、騒音や振動が大きくなってしまいうという問題があった。

【0014】

【発明が解決しようとする課題】本発明は上記従来技術の不都合を解決するために創作されたもので、回生電流と転流電流とを組合せて誘導性負荷に流すスイッチング電流を最適に制御できる技術を提供することにある。

【0015】また、本発明の他の目的は、複数の誘導性負荷に流れるスイッチング電流を最適に制御できる技術を提供することにある。

【0016】

【課題を解決するための手段】上記課題を解決するために、請求項1記載の発明方法は、四個の半導体スイッチング素子と、前記各半導体スイッチング素子にそれぞれ逆並列接続されたフライホイールダイオードとで誘導性負荷に順逆双方向に電流を流せるように構成されたHブリッジ回路を用い、前記各半導体スイッチング素子のうちの二個を導通状態にして電源から前記誘導性負荷に電

(4)

特開平10-80194

流を供給する電流供給動作と、前記半導体スイッチング素子のうちの一個を導通状態にし、前記誘導性負荷に蓄積されたエネルギーによってその導通状態にある半導体スイッチング素子と一個のフライホイールダイオードとで形成される閉電流経路に電流を流す転流動作と、前記半導体スイッチング素子の四個全てを遮断状態にし、前記誘導性負荷に蓄積されたエネルギーによって二個のフライホイールダイオードに電流を流す電源回生動作とのいずれか一種の動作を行い、前記誘導性負荷に流れる電流を制御する誘導性負荷駆動方法であって、所定周波数の駆動周期を作成し、該駆動周期の開始により前記電流供給動作を行い、該電流供給動作中に前記誘導性負荷に流れる電流が所定値以上になると電流供給動作を終了し、前記誘導性負荷に蓄積されたエネルギーを開放させる際、前記駆動周期の開始から所定期間を電源回生期間とし、前記電源回生期間の終了から前記駆動周期の終了までを転流期間としたときに、前記電源回生期間では前記電源回生動作を行い、前記転流期間では前記転流動作を行うようにしたことを特徴とする。

【0017】この請求項1記載の発明方法によって前記Hブリッジ回路を二回路以上駆動する場合は、請求項2記載の発明方法のように、前記各Hブリッジ回路を同じ駆動周期で動作させるとよい。

【0018】このような請求項1又は請求項2のいずれか1項記載の誘導性負荷駆動方法では、請求項3記載の発明方法のように、前記電源回生期間の開始から所定期間を強制導通期間とし、該強制導通期間内では、前記誘導性負荷に流れる電流の大きさに拘わらず、前記電流供給動作を継続することができる。

【0019】他方、請求項4記載の発明装置は、四個の半導体スイッチング素子と、前記各半導体スイッチング素子にそれぞれ逆並列接続されたフライホイールダイオードとを有し、誘導性負荷を接続してHブリッジ回路を構成したときに、前記誘導性負荷に順逆双方向に電流を流せるように構成された誘導性負荷駆動装置において、

【0020】前記各半導体スイッチング素子のうちの二個を導通状態にして電源から前記誘導性負荷に電流を供給する電流供給動作と、前記半導体スイッチング素子のうちの一個を導通状態にし、前記誘導性負荷に蓄積されたエネルギーによってその導通状態にある半導体スイッチング素子と一個のフライホイールダイオードとで形成される閉電流経路に電流を流す転流動作と、前記半導体スイッチング素子の四個全てを遮断状態にし、前記誘導性負荷に蓄積されたエネルギーによって二個のフライホイールダイオードに電流を流す電源回生動作とのいずれか一種の動作を前記Hブリッジ回路に行わせ、前記誘導性負荷に流れる電流を制御する制御回路と、所定周波数の駆動周期を作成するタイミング信号発生回路とを有し、前記制御回路は、前記駆動周期の開始により前記電流供給動作を行わせ、該電流供給動作中に前記誘導性負

荷に流れる電流が所定値以上になると電流供給動作を終了させ、前記誘導性負荷に蓄積されたエネルギーを開放させる際、前記駆動周期の開始から所定期間を電源回生期間とし、前記電源回生期間の終了から前記駆動周期の終了までを転流期間としたときに、前記電源回生期間では前記電源回生動作を行わせ、前記転流期間では前記転流動作を行わせるように構成されたことを特徴とする。

【0021】その請求項4記載の誘導性負荷駆動装置が、前記制御回路を複数有し、前記Hブリッジ回路を二回路以上駆動する場合には、請求項5記載の発明装置のように、前記各制御回路が同じ駆動周期で動作するように構成してもよい。

【0022】また、このような請求項5又は請求項6のいずれか1項記載の誘導性負荷駆動装置については、請求項6記載の発明装置のように、前記電源回生期間初期の所定期間を強制導通期間としたときに、前記制御回路は、前記強制導通期間内では、前記誘導性負荷に流れる電流の大きさに拘わらず、前記電流供給動作を継続させるように構成することも可能である。

【0023】このような本発明の構成によれば、四個の半導体スイッチング素子と、前記各半導体スイッチング素子にそれぞれ逆並列接続されたフライホイールダイオードとで誘導性負荷に順逆双方向に電流を流せるようにHブリッジ回路を構成し、電源から前記誘導性負荷に電流を供給する電流供給動作を行う際には、各半導体スイッチング素子のうちの二個を導通状態にし、誘導性負荷に対して所望方向に電流を流しており、そのような電流供給動作により、誘導性負荷に流れる電流が大きくなり、所定の基準電流値以上になった場合には、誘導性負荷に蓄積されたエネルギーを開放させ、誘導性負荷に流れる電流を制御している。

【0024】その際には、半導体スイッチング素子のうちの一個を導通状態にし、誘導性負荷に蓄積されたエネルギーによって、その導通状態にある半導体スイッチング素子と一個のフライホイールダイオードとで閉電流経路を形成させ、その閉電流経路に電流を流す動作と、半導体スイッチング素子の四個全てを遮断状態にし、誘導性負荷に蓄積されたエネルギーによって二個のフライホイールダイオードに電流を流し、電源を充電する動作との二種類の動作によって制御できる。

【0025】前者の閉電流経路に電流を流す場合は転流動作と呼び、二個のフライホイールダイオードに電流を流す方法を電源回生動作と呼ぶものとする、転流動作では誘導性負荷に流れる電流の減衰率が小さすぎ、スイッチング電流レベルを下げる際に追従性が悪い。他方、電源回生動作では減衰率が大きすぎ、誘導性負荷に流れるスイッチング電流のリップルが大きくなりすぎる。

【0026】そこで本発明では、所定周波数の駆動周期を作成し、その駆動周期の開始により電流供給動作を開始させ、電流供給動作中に誘導性負荷に流れる電流が所

(5)

特開平10-80194

定値以上になると電流供給動作を終了し、前記誘導性負荷に蓄積されたエネルギーを開放させており、その際、駆動周期の開始から所定期間を電源回生期間とし、電源回生期間の終了から前記駆動周期の終了までを転流期間としたときに、電流供給動作が終了した後、電源回生期間内では電源回生動作を行い、前記転流期間内では転流動作を行うようにした。

【0027】従って、誘導性負荷に蓄積されていたエネルギーを開放し、誘導性負荷に流れる電流を減衰させる際に、電源回生動作と転流動作とをバランス良く行うことが可能となり、リップルの少ないスイッチング電流で高周波駆動を行うことが可能となった。

【0028】このような動作は、誘導性負荷に流れるスイッチング電流を一定レベルに維持する定常状態の場合のほか、スイッチング電流レベルを低下させる際の過渡状態中にも行うことができる。特に、そのような過渡状態では、定常状態のときよりも長い期間電源回生動作が行われるようになるので、誘導性負荷に流れる電流を素早く低下させることが可能となる。

【0029】また、Hブリッジ回路を二回路以上駆動する場合には、各Hブリッジ回路を同じ駆動周期で動作させるようにすると、ビートが発生せず、騒音や振動を防止することができる。

【0030】更に、電源回生期間の開始から所定期間を強制導通期間とし、その強制導通期間内では、誘導性負荷に流れる電流の大きさに拘わらず、電流供給動作を継続するようにすれば、転流動作から電流供給動作に移行する際に貫通電流等が流れ、ノイズが発生した場合であっても、誤動作をすることがなくなって都合がよい。

【0031】

【発明の実施の形態】本発明装置の実施の形態を本発明方法と共に図面を用いて説明する。図1を参照し、符号2は、2相ステッピングモーターを駆動する本発明の誘導性負荷駆動装置の一例であり、A相のステッピングモーターを誘導性負荷 $L_A$ 、B相のステッピングモーターを誘導性負荷 $L_B$ で表すものとする。

【0032】この誘導性負荷駆動装置2は、誘導性負荷 $L_A$ が接続されるHブリッジ回路 $4_A$ と、誘導性負荷 $L_B$ が接続されるHブリッジ回路 $4_B$ と、各Hブリッジ回路 $4_A$ 、 $4_B$ を制御する制御回路 $3_A$ 、 $3_B$ と、タイミング信号発生回路7とを有しており、それらHブリッジ回路 $4_A$ 、 $4_B$ 、制御回路 $3_A$ 、 $3_B$ 、タイミング信号発生回路7は、同一の半導体基板上に形成され、IC構造とされている。

【0033】また、誘導性負荷駆動装置2には、ディスクリット部品で構成される2個の電流検出抵抗 $R_{SA}$ 、 $R_{SB}$ と、タイミング抵抗 $R_T$ と、タイミングコンデンサ $C_T$ とが外付部品として接続されており、タイミング抵抗 $R_T$ とタイミングコンデンサ $C_T$ とが直列接続された回路が電源電圧と接地電位の間に接続され、タイミングコンデ

ンサ $C_T$ に生じる電圧が、タイミング信号発生回路7に入力されている。また、タイミング信号発生回路7が出力する信号は、制御回路 $3_A$ と制御回路 $3_B$ とに入力されており、各制御回路 $3_A$ 、 $3_B$ はそれぞれHブリッジ回路 $4_A$ 、 $4_B$ にそれぞれ接続され、誘導性負荷 $L_A$ 、 $L_B$ を駆動するように構成されている。

【0034】Hブリッジ回路 $4_A$ とHブリッジ回路 $4_B$ の内部構成は同様であり、また、制御回路 $3_B$ と制御回路 $3_B$ の構造は同様であるので、タイミング信号発生回路7と、タイミング信号発生回路7が作成する駆動周波数に従って動作する制御回路 $3_A$ と、その制御回路 $3_A$ によって制御されるA相のステッピングモーター駆動用のHブリッジ回路 $4_A$ とを説明し、B相用の制御回路 $3_B$ とHブリッジ回路 $4_B$ の構造は説明を省略する。

【0035】Hブリッジ回路 $4_A$ は、半導体スイッチング素子であるトランジスタ $Q_1 \sim Q_4$ を有しており、各トランジスタ $Q_1 \sim Q_4$ と、各フライホイールダイオード $D_1 \sim D_4$ と、制御回路3とは、一つの半導体基板上に形成されており、2個のPNPトランジスタ $Q_1$ 、 $Q_2$ を電源Eの電源電圧側に接続し、PNPトランジスタ $Q_1$ とNPNトランジスタ $Q_4$ を直列接続し、また、PNPトランジスタ $Q_2$ とNPNトランジスタ $Q_3$ とを直列接続し、トランジスタの直列接続回路の間にA相の誘導性負荷 $L_A$ を接続するとHブリッジ回路を構成できるようにされている。

【0036】NPNトランジスタ $Q_3$ 、 $Q_4$ と接地電位との間には、前述の電流検出抵抗 $R_{SA}$ が挿入されており、そのNPNトランジスタ $Q_3$ 、 $Q_4$ には電流検出抵抗 $R_{SA}$ を介してフライホイールダイオード $D_3$ 、 $D_4$ がそれぞれ逆並列接続されており、また、PNPトランジスタ $Q_1$ 、 $Q_2$ には、フライホイールダイオード $D_1$ 、 $D_2$ がそれぞれ直接に逆並列接続されている。

【0037】各トランジスタ $Q_1 \sim Q_4$ のベース端子(①～④)と、電流検出抵抗 $R_{SA}$ の電圧出力部分(⑤)は制御回路 $3_A$ に接続されており、該制御回路 $3_A$ が電源Eから誘導性負荷 $L_A$ に電流を供給させる際に、外部から入力されるPHASE信号に従って、トランジスタ $Q_1$ 、 $Q_3$ の組か、トランジスタ $Q_2$ 、 $Q_4$ の組かのいずれか一方の組を導通状態にして、誘導性負荷 $L_A$ に所定方向の電流を流すように構成されている。

【0038】その際、電源Eから誘導性負荷 $L_A$ に供給された電流は電流検出抵抗 $R_{SA}$ に流れ、電流の大きさに応じた電圧が発生するので、その電圧を検出し、誘導性負荷 $L_A$ に流れる電流を制御している。

【0039】この制御回路 $3_A$ の内部ブロックを図2に示す。図2を参照し、この制御回路 $3_A$ は、2入力のNAND $D_1$ 、NAND $D_2$ と、2入力のAND $D_3$ 、AND $D_4$ を有しており、NAND $D_1$ 、NAND $D_2$ の出力端子はトランジスタ $Q_1$ 、 $Q_2$ のベース端子(①、②)にそれぞれ接続され、AND $D_3$ 、AND $D_4$ の出力端

(6)

特開平10-80194

子はトランジスタ $Q_3$ 、 $Q_4$ のベース端子(③、④)にそれぞれ接続されている。

【0040】前述の外部から入力されたPHASE信号は、NAND<sub>1</sub>とAND<sub>3</sub>の入力端子にそのまま接続されており、他方、NAND<sub>2</sub>とAND<sub>3</sub>の入力端子には、インバータINV<sub>6</sub>、INV<sub>7</sub>を介してそれぞれ接続されており、PHASE信号がHIGHのときはトランジスタ $Q_2$ 、 $Q_4$ の組は導通できない状態にされ、LOWのときはトランジスタ $Q_1$ 、 $Q_3$ の組が導通できない状態にされている。従って、トランジスタ $Q_1$ とトランジスタ $Q_4$ とは同時に導通せず、また、トランジスタ $Q_2$ とトランジスタ $Q_3$ とも同時に導通することはない、電源Eと接地電位との間で、誘導性負荷 $L_A$ を通らずに流れる貫通電流が生じないように制御されている。

【0041】いま、PHASE信号がHIGH状態であり、トランジスタ $Q_2$ 、 $Q_4$ の導通が禁止されているものとする。この状態では、PHASE信号以外の信号によってNAND<sub>1</sub>、AND<sub>3</sub>の出力状態が変化し、トランジスタ $Q_1$ 、 $Q_3$ の制御が行われる。

【0042】この制御回路3<sub>A</sub>は、電流比較用の基準電源VREF<sub>1</sub>を有しており、その基準電源VREF<sub>1</sub>の出力と、電流検出抵抗 $R_{SA}$ の出力(⑤)とは、比較器COMP<sub>1</sub>の反転入力端子と非反転入力端子にそれぞれ入力され、そのCOMP<sub>1</sub>の出力端子はフリップフロップFF<sub>1</sub>、FF<sub>2</sub>のセット端子Sにそれぞれ接続されている。

【0043】FF<sub>1</sub>の出力端子Qは、INV<sub>2</sub>を介してNAND<sub>1</sub>とNAND<sub>2</sub>の入力端子に接続されており、また、FF<sub>2</sub>の出力端子Qは、INV<sub>3</sub>を介してAND<sub>3</sub>とAND<sub>4</sub>の入力端子に接続されている。FF<sub>1</sub>、FF<sub>2</sub>の真理値表を下記に示す。

【0044】

【表1】

表 1. FF<sub>1</sub>、FF<sub>2</sub>の真理値表

| S    | R    | Q    |
|------|------|------|
| High | High | Low  |
| High | Low  | High |
| Low  | High | Low  |
| Low  | Low  | Low  |

【0045】FF<sub>1</sub>、FF<sub>2</sub>は、リセット端子RがHighの状態では、セット端子Sの状態にかかわらず、出力端子QはLowの状態になるように構成されている。

【0046】いま、電流検出抵抗 $R_{SA}$ の出力電圧が基準電源VREF<sub>1</sub>の出力電圧を下回っているものとする、前述のCOMP<sub>1</sub>の出力はLowとなり、FF<sub>1</sub>、FF<sub>2</sub>のセット端子Sの状態はLowとなる。従って、FF<sub>1</sub>、FF<sub>2</sub>の出力端子QはLowとなり、それらがそれぞれINV<sub>2</sub>、INV<sub>3</sub>で反転され、NAND<sub>1</sub>、NAND<sub>2</sub>、AND<sub>3</sub>、AND<sub>4</sub>にはHighが入力される。このとき、PHASE信号はHigh状態であるので、NAND<sub>1</sub>の出力はLow、AND<sub>3</sub>の出力はHighとなり、トランジスタ $Q_1$ 、 $Q_3$ は両方とも導通状態になる。

【0047】このように、電流検出抵抗 $R_{SA}$ に生じた電

圧がVREF<sub>1</sub>の出力電圧よりも低く、COMP<sub>1</sub>の出力がLowであり、FF<sub>1</sub>、FF<sub>2</sub>の出力端子QがLow状態である場合には、トランジスタ $Q_1$ 、 $Q_3$ が導通し、電源Eから誘導性負荷 $L_A$ に電流が供給される。

【0048】電源Eから供給される電流が増加し、電流検出抵抗 $R_{SA}$ に生じる電圧がVREF<sub>1</sub>の出力電圧を超えると、COMP<sub>1</sub>の出力は、LowからHighに反転し、FF<sub>1</sub>とFF<sub>2</sub>のセット端子SはHighの状態になる。

【0049】このFF<sub>1</sub>、FF<sub>2</sub>は、上記表1に示すように、セット端子SがHighの状態であっても、リセット端子Rの状態によって出力端子Qの状態を制御できるように構成されており、FF<sub>1</sub>とFF<sub>2</sub>のリセット端子Rは、タイミング信号発生回路7の出力端子に接続されているので、FF<sub>1</sub>、FF<sub>2</sub>は、COMP<sub>1</sub>の出力がHighのときは、出力端子Qはタイミング信号発生回路7によって制御されることになる。

【0050】タイミング信号発生回路7の内部ブロックを説明すると、このタイミング信号発生回路7は、発振器OSCと、比較器COMP<sub>2</sub>と、基準電源VREF<sub>2</sub>と、OR<sub>1</sub>とを有しており、前述のタイミングコンデンサC<sub>T</sub>の電圧がOSCに入力されるように接続されている。

【0051】そのOSCには、タイミングコンデンサC<sub>T</sub>を充放電させる回路が内蔵されており、その回路の動作により、タイミングコンデンサC<sub>T</sub>からは、図3の符号21に示すような、一定周期で発振する鋸歯状波が形成されている(符号Aの配線部分)。この鋸歯状波21の一周期を駆動周期Tとする。

【0052】OSCは、鋸歯状波21を波形整形し、鋸歯状波21の電圧増加中はLow、電圧減少中はHighになる矩形波22を作成し、制御回路3<sub>A</sub>(及び制御回路3<sub>B</sub>)とOR<sub>1</sub>の一方の入力端子に出力している(符号Bで示す配線部分)。

【0053】鋸歯状波21はCOMP<sub>2</sub>の非反転端子にも出力されており、該COMP<sub>2</sub>の反転入力端子には、基準電源VREF<sub>2</sub>が出力する基準電圧が入力されている。COMP<sub>2</sub>は、入力された鋸歯状波21と基準電圧とを比較し、鋸歯状波21がVREF<sub>2</sub>の出力電圧よりも大きいときはHigh、小さいときはLowとなる矩形波23を作成し、OR<sub>1</sub>の他方の入力端子に出力している(符号Cの配線部分)。

【0054】OR<sub>1</sub>には、矩形波23と矩形波24とが入力されており、それら矩形波23、24を加算演算して矩形波24を作成し、制御回路3<sub>A</sub>(及び制御回路3<sub>B</sub>)に出力している。

【0055】このように、矩形波22～24は、鋸歯状波21の波形と、鋸歯状波21とVREF<sub>2</sub>の出力電圧との比較によって作成されており、それら矩形波22～24の発振周期は、駆動周期Tとなっている。

【0056】前述の矩形波22、矩形波24は、制御回路3<sub>A</sub>(及び制御回路3<sub>B</sub>)内でFF<sub>1</sub>、FF<sub>2</sub>のリセット端子Rにそれぞれ入力されており、そのFF<sub>1</sub>、FF<sub>2</sub>のセット端子

(7)

特開平10-80194

Sの状態はCOMP<sub>2</sub>の出力によって変化させられている。

【0058】

【0057】FF<sub>1</sub>、FF<sub>2</sub>の出力端子Qの状態と、トランジスタQ<sub>1</sub>、Q<sub>3</sub>の状態とは、下記表2、

【表2】

表 2. FF<sub>1</sub>、FF<sub>2</sub>の出力端子QとトランジスタQ<sub>1</sub>、Q<sub>3</sub>の状態

| FF <sub>1</sub> | FF <sub>2</sub> | Q <sub>1</sub> | Q <sub>3</sub> | 動作状態   |
|-----------------|-----------------|----------------|----------------|--------|
| High            | High            | Off            | Off            | 電源回生動作 |
| High            | Low             | Off            | On             | 転流動作   |
| Low             | High            | On             | Off            | 転流動作*  |
| Low             | Low             | On             | On             | 電流供給動作 |

(\*この制御回路では、Q<sub>1</sub>がOn、Q<sub>3</sub>がOffの状態にはならない。)

【0059】のような関係にあるので、トランジスタQ<sub>1</sub>、Q<sub>3</sub>は、FF<sub>1</sub>、FF<sub>2</sub>を介して、COMP<sub>2</sub>とタイミング信号発生回路7によって制御されていることになる。

【0060】タイミング信号発生回路7内の動作とトランジスタQ<sub>1</sub>、Q<sub>3</sub>の動作とを対応させて説明すると、先ず、鋸歯状波21の電圧が減少している間は、矩形波22、24は共にHighであり、従って、FF<sub>1</sub>とFF<sub>2</sub>のリセット端子RはHigh状態となり、出力端子Qは共にLow状態となる。

【0061】FF<sub>1</sub>、FF<sub>2</sub>の出力端子Qが共にLow状態のときは、トランジスタQ<sub>1</sub>、Q<sub>3</sub>は両方とも導通し、電源Eから誘導性負荷Lに電流が供給される電流供給動作が行われる。

【0062】リセット端子RがHighの状態にあれば、セット端子Sの状態によらずに出力端子QはLow状態になるから、矩形波22がHighの間は、COMP<sub>1</sub>の出力信号の状態がHighであってもLowであっても、即ち、電流検出抵抗R<sub>SA</sub>に生じた電圧がVREF<sub>1</sub>の出力電圧を超えていた場合でも下回っていた場合でも、FF<sub>1</sub>、FF<sub>2</sub>の出力端子QはLow状態となり、トランジスタQ<sub>1</sub>、Q<sub>3</sub>の導通状態は維持される。

【0063】その矩形波22がHighである期間を「強制導通期間」と呼ぶと、強制導通期間は鋸歯状波21の電圧が減衰する期間であり、電流供給動作の開始初期にある。電流供給動作を開始した際には、フライホイールダイオードD<sub>1</sub>、D<sub>2</sub>の逆方向回復時間の間に貫通電流が流れたり、誘導性負荷L<sub>A</sub>のキャパシタンス成分によって貫通電流が流れ、ノイズが発生する場合があるが、電流供給動作開始の初期期間を強制導通期間とし、COMP<sub>1</sub>の出力を無視するので、ノイズによってCOMP<sub>1</sub>の出力が反転した場合であっても、誤って電流供給動作を停止させるような誤動作を起こすことがない。

【0064】強制導通期間が終了すると、矩形波22と矩形波24とはLowとなり、従って、FF<sub>1</sub>とFF<sub>2</sub>のリセット端子RはLow状態にされる。FF<sub>1</sub>、FF<sub>2</sub>は、リセット端子RがLow状態のときに、セット端子Sの状態によって出力端子Qの状態が決まるので、強制導通期間の間に電源Eから供給される電流が増加し、COMP<sub>1</sub>の出力がHighとなっていた場合には、FF<sub>1</sub>、FF<sub>2</sub>の出力端子Qは直ちにHighになり、トランジスタQ<sub>1</sub>、Q<sub>3</sub>は遮断状態になる。

【0065】他方、強制導通期間が終了した時点でCOMP<sub>1</sub>の出力がLowであった場合には、FF<sub>1</sub>、FF<sub>2</sub>の出力端子QはLowのままであり、トランジスタQ<sub>1</sub>、Q<sub>3</sub>は導通状態を維持するが、やがて、電源Eから誘導性負荷L<sub>A</sub>に供給される電流が増加し、COMP<sub>1</sub>の出力が反転する。

【0066】この場合、矩形波22はLow状態であり、FF<sub>1</sub>のリセット端子RはLow状態であるので、FF<sub>1</sub>の出力端子Qは、COMP<sub>1</sub>の出力端子の反転によってHighとなり、トランジスタQ<sub>1</sub>は遮断する。ところが、FF<sub>2</sub>のリセット端子Rは、矩形波24の状態によって異なる。

【0067】強制導通期間の開始から、矩形波24がLow状態からHigh状態に転じるまでの期間を電源回生期間、High状態になってから次の駆動周期Tの強制導通期間が開始するまでの期間を転流期間と呼ぶと、COMP<sub>1</sub>の出力が電源回生期間中に反転した場合には、FF<sub>2</sub>の出力端子QはLow状態からHigh状態に転じるので、トランジスタQ<sub>3</sub>も遮断し、電源回生動作が開始される。その電源回生動作は電源回生期間が終了し、転流期間が始まると、再度トランジスタQ<sub>3</sub>が導通し、転流動作に移行する。

【0068】かくて誘導性負荷L<sub>A</sub>には、電流供給動作によって電源Eから電流が供給され、電源回生動作と転流動作がバランス良く行われる。

【0069】このように、COMP<sub>1</sub>の出力が反転した時点が電源回生期間中か、転流期間中かによって動作が異なるので、2相ステッピングモーターのA相を前者の場合、B相を後者の場合に於ては、図3を用いてより詳細に説明する。ここでは、A相の誘導性負荷L<sub>A</sub>とB相の誘導性負荷L<sub>B</sub>に流れる電流を、それぞれI<sub>LA</sub>、I<sub>LB</sub>、制御回路3<sub>A</sub>、3<sub>B</sub>内のVREF<sub>1</sub>の出力電圧を電流値に換算した値をIREF<sub>A</sub>、IREF<sub>B</sub>とした。

【0070】先ず、誘導性負荷L<sub>A</sub>、L<sub>B</sub>に流れる電流は、矩形波22がLowからHighに転じた時点で増加し始めているものとし(点P<sub>11</sub>、P<sub>21</sub>)、いま、A相の誘導性負荷L<sub>A</sub>に流れる電流I<sub>LA</sub>が、矩形波24がLow状態である電源回生期間内の点P<sub>12</sub>において上限の電流(COMP<sub>2</sub>が反転する大きさの電流)IREF<sub>A</sub>に達し、他方、B相の誘導性負荷L<sub>B</sub>に流れる電流I<sub>LB</sub>は、矩形波24がHigh状態である転流期間内の点P<sub>12</sub>において上限の電流IREF<sub>B</sub>に達したものとす。

(8)

特開平10-80194

【0071】このような状況では、先ず、誘導性負荷 $L_A$ に流れる電流 $I_{LA}$ が $I_{REF_A}$ に達した時点 $P_{12}$ において制御回路 $3_A$ 内の $COMP_1$ の出力がLowからHighに反転し、制御回路 $3_A$ 内の $FF_1$ と $FF_2$ のセット端子SがHigh状態になる。電源回生期間内では、制御回路 $3_A$ （及び制御回路 $3_B$ ）内の $FF_1$ と $FF_2$ のリセット端子RはLow状態なので、セット端子SがHigh状態になった時点で出力端子QはLowからHigh転じ、Hブリッジ回路 $4_A$ 内のトランジスタ $Q_1$ 、 $Q_3$ は両方とも遮断状態になる。

【0072】このとき、誘導性負荷 $L_A$ に生じる起電力によってHブリッジ回路 $4_A$ 内のフライホイールダイオード $D_4$ 、 $D_2$ が順バイアスされ、その二個のフライホイールダイオード $D_4$ 、 $D_2$ を介して接地電位側から電源Eに向けて回生電流が流れる。このような電源回生動作では、誘導性負荷 $L_A$ に蓄積されていたエネルギーが電源Eに移行され、誘導性負荷 $L_A$ に蓄積されていたエネルギーが有効に活用される。

【0073】フライホイールダイオード $D_4$ のアノードは接地電位に接続されているため、電源回生動作中に誘導性負荷 $L_A$ に流れる回生電流は、電流検出抵抗 $R_{SA}$ を通らない。従って、電源回生期間中は、制御回路 $3_A$ 内の $COMP_1$ の非反転入力端子にはゼロ(V)が入力され、 $COMP_1$ の出力はLow状態になっているが、 $FF_1$ 、 $FF_2$ のリセット端子RはLow状態のままであり、 $FF_1$ 、 $FF_2$ はリセット端子RがHigh状態となってリセットされるまで元の状態を維持するので、制御回路 $3_A$ 内の $FF_1$ 、 $FF_2$ の出力端子QはHighのままであり、トランジスタ $Q_1$ 、 $Q_3$ は遮断状態を維持する。

【0074】このような電源回生動作では、誘導性負荷 $L_A$ に流れる電流 $I_{LA}$ は急速に減少するが、矩形波24がLowからHighに転じ、電源回生期間が転流期間に移行すると制御回路 $3_A$ 内の $FF_2$ がリセットされる。リセットされた場合、 $FF_1$ と $FF_2$ は出力端子QをLowにするので、リセットされた $FF_2$ の出力端子QはHighからLowに転じ、トランジスタ $Q_3$ を遮断状態から導通状態に変化させる。このとき、トランジスタ $Q_1$ は遮断状態のままであり、誘導性負荷 $L_A$ に回生電流が流れているときにトランジスタ $Q_3$ が導通状態になると、フライホイールダイオード $D_2$ が逆バイアスされ、接地電位側から電源Eに流れていた回生電流の向きが変わり、誘導性負荷 $L_A$ 、トランジスタ $Q_3$ 、電流検出抵抗 $R_{SA}$ 、フライホイールダイオード $D_4$ によって形成される閉経路内に転流電流が流れる。

【0075】このとき、誘導性負荷 $L_A$ に蓄積されていたエネルギーは、その転流電流による発熱によって消費されることにより開放されるだけであり、エネルギーの減衰は緩やかであるため、誘導性負荷 $L_A$ に流れる電流の減少率も緩やかである。

【0076】他方、B相の誘導性負荷 $L_B$ を駆動する制御回路 $3_B$ も、上述の矩形波22、24が入力されてお

り、強制導通期間、電源回生期間、転流期間は制御回路 $3_A$ 、 $3_B$ で一致している。

【0077】B相の誘導性負荷 $L_B$ に流れる電流 $I_{LB}$ が転流期間内の点P22において上限の電流 $I_{REF_B}$ に達し、制御回路 $3_B$ 内の $COMP_1$ の出力がLowからHighに反転し、制御回路 $3_B$ 内の $FF_1$ 、 $FF_2$ のセット端子Sに出力された場合、 $FF_1$ のリセット端子RはLow状態であり、その時点で出力端子QはLowからHighに転じるが、 $FF_2$ のリセット端子RはHigh状態となっており、リセットされているため、 $FF_2$ の出力端子QはLow状態を維持する。

【0078】従って、Hブリッジ回路 $4_B$ 内のトランジスタ $Q_1$ は導通状態から遮断状態に転じ、トランジスタ $Q_3$ は導通状態を維持し、電源回生動作を行うことなく転流動作に移行する。

【0079】A相とB相が共に転流動作を行っているうち、一つの駆動周期Tの終了により、矩形波22がHighに転じると $FF_1$ もリセットされ、出力端子QはLowになるので、その時点 $P_{14}$ 、 $P_{24}$ で、同時にHブリッジ回路 $4_A$ 、 $4_B$ 内のトランジスタ $Q_1$ が導通状態となり、そのトランジスタ $Q_1$ と、導通状態を維持していたトランジスタ $Q_3$ とで、A相とB相のHブリッジ回路 $4_A$ 、 $4_B$ は、共に電流供給動作に移行し、電源Eから誘導性負荷 $L_A$ 、 $L_B$ に電流が供給され始める。

【0080】このように、電流供給動作に移行し、強制導通期間が経過した後は、A相、B相のHブリッジ回路 $4_A$ 、 $4_B$ は、電源回生動作又は転流動作に移行される。この図3は、再度電流供給動作が行われた後、A相の誘導性負荷 $L_A$ に流れる電流 $I_{LA}$ が、強制導通期間が経過した後の点 $P_{15}$ において上限の電流 $I_{REF_A}$ に達しており、電源回生動作に移行した状態を示している。他方、B相の誘導性負荷 $L_B$ に流れる電流 $I_{LB}$ は、強制導通期間が終了する前の時点で、既に上限の電流 $I_{REF_B}$ の値を超えており、従って、強制導通期間終了時点で直ちに電源回生動作に移行している。

【0081】以上説明したように、A相の誘導性負荷 $L_A$ に対する電流供給動作の開始と、B相の誘導性負荷 $L_B$ に対する電流供給動作の開始とは、一つのタイミング抵抗 $R_T$ とタイミングコンデンサ $C_T$ の直列回路の時定数と、一つのタイミング信号発生回路7によって決定されており、同時である。従って、電流供給動作を開始するタイミングはずれたりせず、ビートによる騒音や振動が発生することはない。

【0082】上述した一連の動作は、誘導性負荷 $L_A$ 、 $L_B$ に流す電流をスイッチングし、その値を一定に維持する場合であったが、この誘導性負荷駆動装置2では、制御回路 $3_A$ 、 $3_B$ 内の電流比較用の基準電源 $V_{REF_1}$ 、 $V_{REF_2}$ の出力電圧を変化させ、誘導性負荷 $L_A$ 、 $L_B$ に流すスイッチング電流の大きさを変えることもできる。

【0083】図4に、A相の誘導性負荷 $L_A$ を例にとって、流れるスイッチング電流の変化を説明する。ここで



(9)

特開平10-80194

は、誘導性負荷 $L_A$ に流れるスイッチング電流が、電流 $I_{REF_A}$ の一定レベルを維持している定常状態から、点 $P_{31}$ の時点において、電流比較用の基準電源 $VREF_1$ の出力電圧が小さくされ、電流レベルが $I_{REF_A}$ から $I_{REF'_A}$ に低下したものとする。

【0084】この電流レベル $I_{REF_A}$ や $I_{REF'_A}$ は制御回路3<sub>A</sub>内のCOMP<sub>1</sub>の出力が反転する大きさの電流値であり、 $I_{REF_A}$ から $I_{REF'_A}$ への変化により、強制導通期間が終了した時点で、誘導性負荷 $L_A$ に流れる電流が既に $I_{REF'_A}$ を超えており、COMP<sub>1</sub>がHighとなっていたものとする。強制導通期間の終了した時点で直ちに電源回生動作に移行し、転流期間になると、電源回生動作から転流動作に移行する。

【0085】その状態から電流供給動作に移行した場合、通常は、誘導性負荷 $L_A$ に流れる電流 $I_{LA}$ は $I_{REF'_A}$ を超えたままであるため、強制導通期間が終了した後、直ちに電源回生動作に移行する。

【0086】上述した動作は、強制導通期間が終了した時点で誘導性負荷 $L_A$ に流れている電流 $I_{LA}$ が $I_{REF'_A}$ を下回るまで繰り返し行われる。

【0087】このような過渡状態の際も電源Eから電流を供給するのは、電流検出抵抗 $R_{SA}$ に電流を流し、誘導性負荷 $L_A$ に流れている電流 $I_{LA}$ の大きさを検出し、その電流 $I_{LA}$ が基準となる電流 $I_{REF'_A}$ を下回ったら、直ちに定常状態に復帰させるためである。

【0088】この過渡状態においても、定常状態と同様に、駆動周期Tは鋸歯状波21の発振周期に従っており、過渡状態と定常状態とで異なるところはなく、A相とB相の動作は同期しており、電流供給動作の開始や電源回生動作、転流動作の開始は同時に行われる。

【0089】他方、過渡状態では定常状態と異なり、強制導通期間の終了後、直ちに電源回生動作に移行するので、定常状態に比べ、一駆動周期T中での電源回生動作を行う期間が長い。従って、誘導性負荷 $L_A$ に流れる電流 $I_{LA}$ は急速に減衰し、目的の電流 $I_{REF'_A}$ に素早く到達することができる。

【0090】なお、上述の誘導性負荷駆動装置2では、半導体スイッチング素子にバイポーラトランジスタを用いたが、絶縁ゲート型トランジスタ(MOSFET)を用いてもよい。フライホイールダイオードには、pn接合ダイオードやショットキーダイオード等の種々の整流素

子が含まれる。

【0091】また、上述の誘導性負荷駆動装置2はIC構造であったが、トランジスタ $Q_1 \sim Q_4$ やフライホイールダイオード $D_1 \sim D_4$ を単体チップとしたマルチチップモジュールやハイブリッドICについても本発明に含まれる。逆に、タイミング抵抗 $R_T$ や電流検出抵抗 $R_S$ を内蔵させたものも本発明に含まれる。

【0092】

【発明の効果】電源回生動作と転流動作をバランス良く行えるので、小さいリップルのスイッチング電流で高周波駆動を行うことができる。複数の誘導性負荷を駆動しても、ビートによる騒音や振動が発生することがない。誘導性負荷に流すスイッチング電流レベルを下げる際に、素早く行うことができる。

【図面の簡単な説明】

【図1】 本発明の誘導性負荷駆動装置の全体のブロックを示す図

【図2】 その制御回路とタイミング信号発生回路の内部ブロックを示す図

【図3】 本発明の誘導性負荷駆動装置の動作を説明するためのタイミングチャート

【図4】 誘導性負荷に流れるスイッチング電流レベルが下げられた場合の動作を説明するための図

【図5】 従来技術の誘導性負荷駆動装置の全体のブロックを示す図

【図6】 (a): その誘導性負荷駆動装置のHブリッジ回路に流れる回生電流の経路を説明するための図

(b): そのHブリッジ回路に流れる転流電流の経路を説明するための図

【符号の説明】

2……誘導性負荷駆動装置    4<sub>A</sub>、4<sub>B</sub>……Hブリッジ回路

3<sub>A</sub>、3<sub>B</sub>……制御回路    7……タイミング信号発生回路

D<sub>1</sub>～D<sub>4</sub>……フライホイールダイオード

I<sub>LA</sub>、I<sub>LB</sub>……誘導性負荷に流れる電流

I<sub>REF\_A</sub>、I<sub>REF\_B</sub>、I<sub>REF'\_A</sub>……基準電流値

L<sub>A</sub>、L<sub>B</sub>……誘導性負荷

Q<sub>1</sub>～Q<sub>4</sub>……半導体スイッチング素子(トランジスタ)

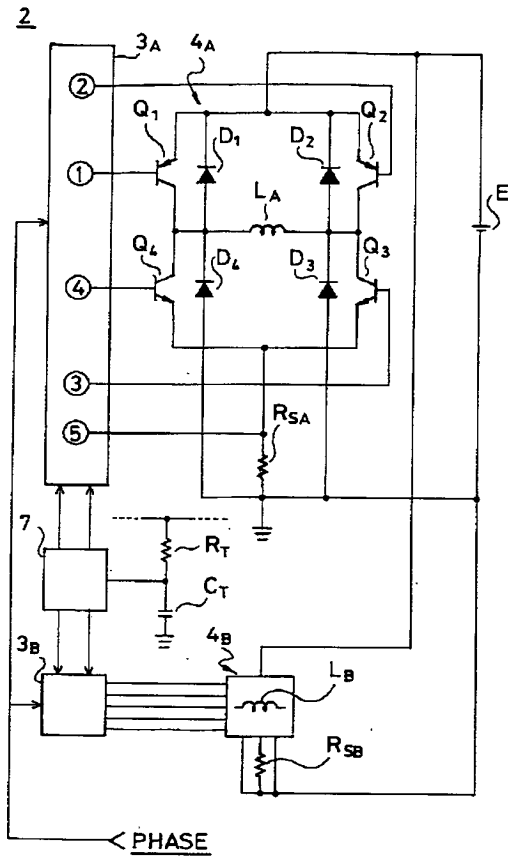
R<sub>SA</sub>、R<sub>SB</sub>……電流検出抵抗

T……駆動周期

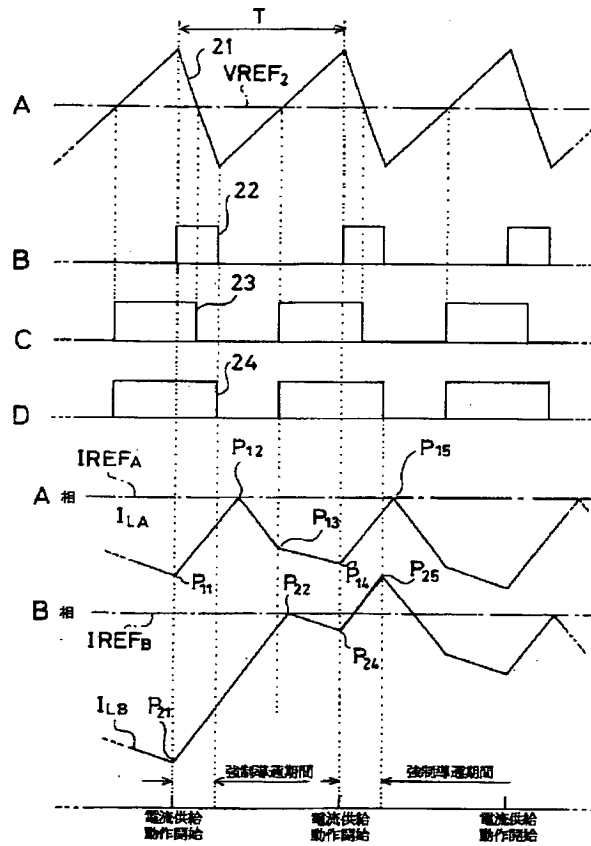
(10)

特開平10-80194

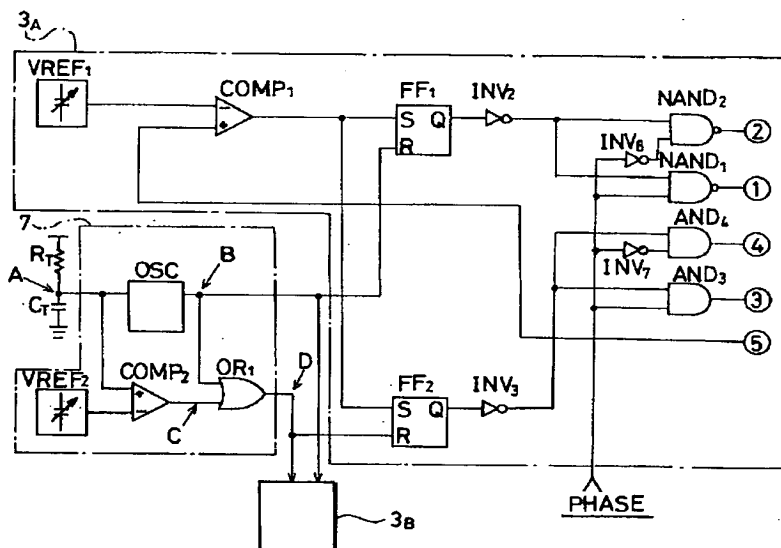
【図1】



【図3】



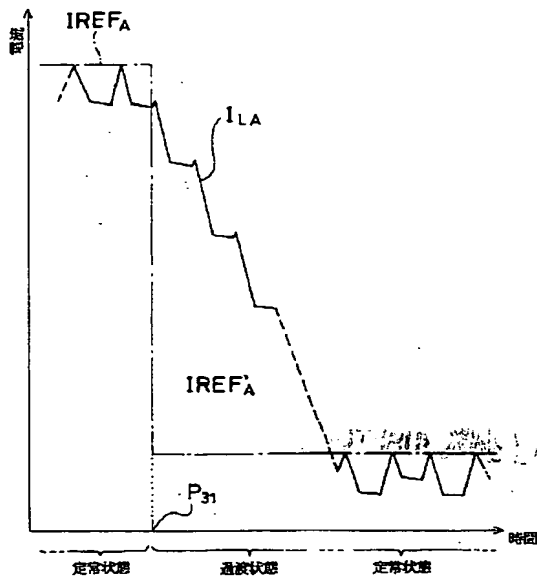
【図2】



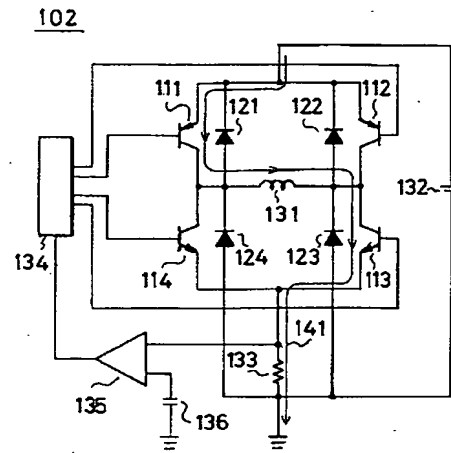
(11)

特開平10-80194

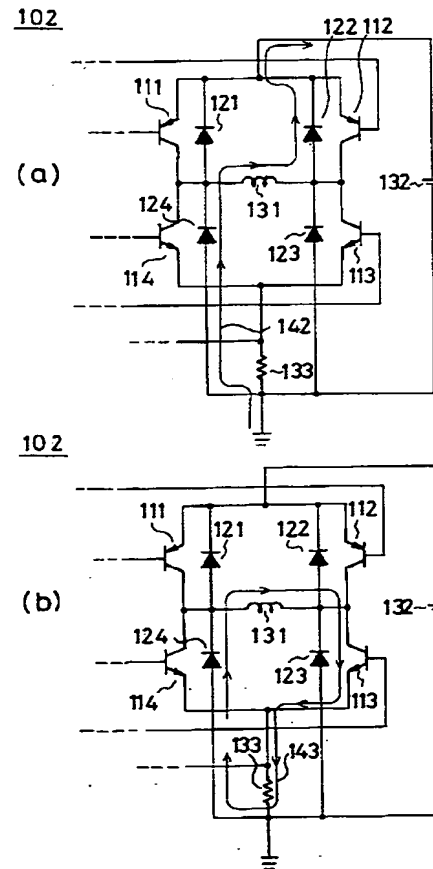
【図4】



【図5】



【図6】



**THIS PAGE BLANK (USPTO)**